
Modulbezeichnung: Einführung digitaler ASIC Entwurf (EDA)

5 ECTS

Modulverantwortliche/r: Marc Reichenbach

Lehrende: Marc Reichenbach, Dietmar Fey

Startsemester: WS 2015/2016

Dauer: 1 Semester

Turnus: jährlich (WS)

Präsenzzeit: 60 Std.

Eigenstudium: 90 Std.

Sprache: Deutsch

Lehrveranstaltungen:

Einführung digitaler ASIC Entwurf (WS 2015/2016, Vorlesung, 2 SWS, Marc Reichenbach et al.)
Tafelübungen zu Einführung digitaler ASIC Entwurf (WS 2015/2016, Übung, N.N.)

Inhalt:

- Einführung in die Welt der integrierten Schaltkreise
- Schaltungstechnische Grundlagen
- Designflow für integrierte Schaltkreise
- Zeitliche Rahmenbedingungen für die Entwicklung
- Testbarkeit
- Low-Power-Design
- Algorithmen von Entwurfswerkzeugen
- Verifikation von Schaltungen

Verwendbarkeit des Moduls / Einpassung in den Musterstudienplan:

Das Modul ist im Kontext der folgenden Studienfächer/Vertiefungsrichtungen verwendbar:

[1] Informatik (Bachelor of Arts (2 Fächer))

(Po-Vers. 2010 | Vertiefung Informatik I und II | Vertiefungsmodul Rechnerarchitektur)

[2] Informatik (Bachelor of Arts (2 Fächer))

(Po-Vers. 2013 | Vertiefung Informatik I und II | Vertiefungsmodul Rechnerarchitektur)

[3] Informatik (Bachelor of Science)

(Po-Vers. 2009s | Wahlpflichtbereich (5. und 6. Semester) | Wahlpflichtmodule | Vertiefungsmodul Rechnerarchitektur)

[4] Informatik (Bachelor of Science)

(Po-Vers. 2009w | Wahlpflichtbereich (5. und 6. Semester) | Wahlpflichtmodule | Vertiefungsmodul Rechnerarchitektur)

[5] Informatik (Master of Science)

(Po-Vers. 2010 | Wahlpflichtbereich | Säule der systemorientierten Vertiefungsrichtungen | Vertiefungsmodul Rechnerarchitektur)

[6] Mathematik (Bachelor of Science)

(Po-Vers. 2015w | Module des Nebenfachs | Nebenfach Informatik | Vertiefungsmodul | Vertiefungsmodul Rechnerarchitektur)

Studien-/Prüfungsleistungen:

Einführung digitaler ASIC Entwurf (Vorlesung mit Übung) (Prüfungsnummer: 604646)

Prüfungsleistung, mündliche Prüfung, Dauer (in Minuten): 30

Anteil an der Berechnung der Modulnote: 100%

Erstablesung: WS 2015/2016, 1. Wdh.: SS 2016

1. Prüfer: Dietmar Fey

Organisatorisches:

Grundlagen der Technischen Informatik

Grundlagen der Rechnerarchitektur und -organisation

Grundlagen der Schaltungstechnik