| Modulbezeichnung: | **Praktikum Digitaler ASIC-Entwurf (Blockpraktikum) (PrASIC-D)** (Digital ASIC Design Lab) | **2.5 ECTS** |
|---|---|---|
| Modulverantwortliche/r: | Jürgen Frickel | |
| Lehrende: | Jürgen Frickel | |

| | | |
|---|---|---|
| Startsemester: WS 2020/2021 | Dauer: 1 Semester | Turnus: halbjährlich (WS+SS) |
| Präsenzzeit: 45 Std. | Eigenstudium: 30 Std. | Sprache: Deutsch und Englisch |

**Lehrveranstaltungen:**

Praktikum Digitaler ASIC-Entwurf (Blockpraktikum) (WS 2020/2021, Praktikum, 3 SWS, Anwesenheitspflicht, Jürgen Frickel)

**Empfohlene Voraussetzungen:**

- Digitaltechnik (oder ähnliche Grundlagen-LV, z.B. TI-1)
- V+Ü "Hardware-Beschreibungssprache VHDL" (oder andere gleichwertige LVen)
- oder: nachgewiesene gute Kenntnisse/praktische Erfahrungen in VHDL, z.B. durch Praktikanten- oder Werkstudententätigkeit, intensives Eigenstudium, etc.

**Es wird empfohlen, folgende Module zu absolvieren, bevor dieses Modul belegt wird:**

Hardware-Beschreibungssprache VHDL

**Inhalt:**

In diesem Praktikum wird jeweils in Zweiergruppen eine komplexe digitale Schaltung für ein FPGA entworfen, Entwurfsziel sind hardware- und grafikorientierte Anwendungen, die ohne Prozessor/Software als reine Hardware-Lösung entwickelt und realisiert werden müssen.

Hierzu müssen die Teilnehmer zu Beginn eine rudimentär vorgegebene Systemspezifikation analysieren, verbessern und verfeinern, eine Systemidee entwickeln, das geplante System partitionieren und auf Module aufteilen. Die angestrebten Lösungen werden in regelmässigen Kurzvorträgen mit der Gesamtgruppe dikutiert.

Die in der Hardware-Beschreibungssprache VHDL entworfenen Module können dann mit Hilfe des Entwurfswerkzeugs (aktuell: XILINX Vivado) spezifiziert, simuliert, verifiziert und abschließend für die Ziel-Hardware synthetisiert werden. Hierbei ist außer der Schnittstellenproblematik zwischen den Modulen auch der Aspekt des simulations- und testfreundlichen Entwurfs zu beachten.

Mit einer vorhandenen FPGA-Testumgebung (Evaluation/Education Board) wird der Funktions- und Systemtest auf realer Hardware durchgeführt.

Nach der Verifikation und Zusammenschaltung aller Module erfolgt ein abschließender Funktionstest und Bewertung (Größe, Geschwindigkeit, Funktionsumfang, Effizienz, etc.) der Schaltung in Form einer Demonstration vor der Gesamtgruppe.

**Lernziele und Kompetenzen:**

*Fachkompetenz*

*Anwenden*

Die Studierenden setzen die vorab (in einer anderen LV) erlernte Hardware-Beschreibungssprache VHDL in ihrem vollen Umfang zur Spezifikation und Implementierung eines komplexen, digitalen Systems ein.

*Analysieren*

Die Studierenden analysieren ein nur rudimentär beschriebenes digitales mikroelektronisches System, untersuchen mögliche Lösungsansätze und strukturieren diese Lösungsansätze in handhabbare Module.

*Evaluieren (Beurteilen)*

Die Studierenden diskutieren und bewerten im Rahmen von Kurzvorträgen eigene und fremde Lösungsvorschläge zum Systementwurf, vergleichen diese nach eigenen Kriterien, und wählen dann hiermit die besten Lösungen zur Realisierung aus.

Die Stduierenden bewerten nach Fertigstellung des Systementwurfs nach verschiedenen Kriterien (Größe, Geschwindigkeit=längster Pfad, Performance, Ästhetik, Code-Qualität) ihre und die

anderen Entwürfe.

*Erschaffen*

Wegen der sehr knappen Auslegung der gegebenen Spezifikation der Systembeschreibung konzipieren die Studierenden ganz eigene, individuelle Lösungen für die Funktionsmodule und das Gesamtsystem.

*Lern- bzw. Methodenkompetenz*

Die Studierenden erlernen die Methodik zur Transformation einer Systemidee in eine digitale Realisierung.

*Sozialkompetenz*

Studierende erlernen, Problemstellungen in Gruppenarbeit gemeinsam zu lösen. Die Studierenden erarbeiten ihre Lösungen in Zweiergruppen und erläutern bzw. verteidigen diese in Kurzvorträgen gegenüber der Gesamtgruppe.

**Literatur:**

Frickel J.; Skript der LV "Hardware-Beschreibungssprache VHDL"
Xilinx; Handbuch Xilinx Vivado
Lehmann G.; Wunder B.; Selz M.: Schaltungsdesign mit VHDL. Poing Franzis 1994
Bleck Andreas: Praktikum des modernen VLSI-Entwurfs. Stuttgart Teubner 1996

---

**Verwendbarkeit des Moduls / Einpassung in den Musterstudienplan:**

Das Modul ist im Kontext der folgenden Studienfächer/Vertiefungsrichtungen verwendbar:

[1] **Berufspädagogik Technik (Bachelor of Science)**
(Po-Vers. 2010 | TechFak | Berufspädagogik Technik (Bachelor of Science) | alte Prüfungsordnungen | Gesamtkonto | Seminar und Laborpraktikum aus der Elektro- und Informationstechnik | Laborpraktikum Digitaler ASIC-Entwurf)

[2] **Berufspädagogik Technik (Bachelor of Science)**
(Po-Vers. 2011 | TechFak | Berufspädagogik Technik (Bachelor of Science) | Studienrichtung Elektrotechnik und Informationstechnik | Gesamtkonto | weitere Module der Studienrichtung | Seminar und Laborpraktikum aus der Elektro- und Informationstechnik | Seminar und Laborpraktikum aus der Elektro- und Informationstechnik | Laborpraktikum Digitaler ASIC-Entwurf)

[3] **Berufspädagogik Technik (Master of Education)**
(Po-Vers. 2018w | TechFak | Berufspädagogik Technik (Master of Education) | Gesamtkonto | Praktikum der Fachwissenschaft | Laborpraktikum Digitaler ASIC-Entwurf)

[4] **Berufspädagogik Technik (Master of Education)**
(Po-Vers. 2020w | TechFak | Berufspädagogik Technik (Master of Education) | Gesamtkonto | Praktikum der Fachwissenschaft | Laborpraktikum Digitaler ASIC-Entwurf)

[5] **Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science)**
(Po-Vers. 2007 | TechFak | Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science) | Studienrichtungen (Wahlpflichtmodule) | Studienrichtung Mikroelektronik | Laborpraktika Mikroelektronik | Laborpraktikum Digitaler ASIC-Entwurf)

[6] **Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science)**
(Po-Vers. 2009 | TechFak | Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science) | Wahlfächer | Technische Wahlfächer (aus dem Angebot der Technischen Fakultät frei wählbar) | Laborpraktikum Digitaler ASIC-Entwurf)

[7] **Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science)**
(Po-Vers. 2009 | TechFak | Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science) | Studienrichtungen | Studienrichtung Mikroelektronik | Laborpraktika Mikroelektronik | Laborpraktikum Digitaler ASIC-Entwurf)

[8] **Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science)**
(Po-Vers. 2017w | TechFak | Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science) | Technische Wahlfächer (aus dem Angebot der Technischen Fakultät frei wählbar) | Laborpraktikum Digitaler ASIC-Entwurf)

[9] **Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science)**
(Po-Vers. 2017w | TechFak | Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science) | Studienrichtung Mikroelektronik | Laborpraktika Mikroelektronik | Laborpraktikum Digitaler ASIC-Entwurf)

[10] **Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science)**
(Po-Vers. 2019w | TechFak | Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science) | Gesamtkonto | Wahlfächer | Technische Wahlfächer (aus dem Angebot der Technischen Fakultät frei wählbar) | Laborpraktikum

Digitaler ASIC-Entwurf)

[11] **Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science)**
(Po-Vers. 2019w | TechFak | Elektrotechnik, Elektronik und Informationstechnik (Bachelor of Science) | Gesamtkonto | Studienrichtung Mikroelektronik | Laborpraktika Mikroelektronik | Laborpraktikum Digitaler ASIC-Entwurf)

[12] **Elektrotechnik, Elektronik und Informationstechnik (Master of Science)**
(Po-Vers. 2010 | TechFak | Elektrotechnik, Elektronik und Informationstechnik (Master of Science) | Studienrichtung Mikroelektronik | Laborpraktika Mikroelektronik | Laborpraktikum Digitaler ASIC-Entwurf)

[13] **Elektrotechnik, Elektronik und Informationstechnik (Master of Science)**
(Po-Vers. 2015s | TechFak | Elektrotechnik, Elektronik und Informationstechnik (Master of Science) | Gesamtkonto | Studienrichtung Mikroelektronik | Hauptseminar und Laborpraktikum Mikroelektronik | Laborpraktikum Digitaler ASIC-Entwurf)

[14] **Information and Communication Technology (Master of Science)**
(Po-Vers. 2019s | TechFak | Information and Communication Technology (Master of Science) | Gesamtkonto | Praktikum/Projektarbeit, Seminar, Masterarbeit, Forschungsprojekt | Praktikum oder Projektarbeit | Laborpraktikum Digitaler ASIC-Entwurf)

[15] **Informations- und Kommunikationstechnik (Bachelor of Science)**
(Po-Vers. 2007 | TechFak | Informations- und Kommunikationstechnik (Bachelor of Science) | Wahlpflichtmodule, Wahlmodule, Seminar, Praktikum | Praktikum oder Projektarbeit | Laborpraktikum Digitaler ASIC-Entwurf)

[16] **Informations- und Kommunikationstechnik (Bachelor of Science)**
(Po-Vers. 2009 | TechFak | Informations- und Kommunikationstechnik (Bachelor of Science) | Gesamtkonto | Wahlpflichtmodule, Wahlmodule, Seminar, Praktika, Bachelorarbeit | Praktikum oder Projektarbeit | Laborpraktikum Digitaler ASIC-Entwurf)

[17] **Informations- und Kommunikationstechnik (Master of Science)**
(Po-Vers. 2016s | TechFak | Informations- und Kommunikationstechnik (Master of Science) | Gesamtkonto | Wahlbereiche, Praktika, Seminar, Masterarbeit | Praktikum oder Projektarbeit | Laborpraktikum Digitaler ASIC-Entwurf)

[18] **Mechatronik (Master of Science)**
(Po-Vers. 2012 | TechFak | Mechatronik (Master of Science) | Mechatronik (Studienbeginn bis 30.09.2020) | Gesamtkonto | M5 Hochschulpraktika | M5 Hochschulpraktika | Laborpraktikum Digitaler ASIC-Entwurf)

[19] **Mechatronik (Master of Science)**
(Po-Vers. 2020w | TechFak | Mechatronik (Master of Science) | Mechatronik (Studienbeginn ab 01.10.2020) | Gesamtkonto | M5 Hochschulpraktika | Laborpraktikum Digitaler ASIC-Entwurf)

[20] **Wirtschaftsingenieurwesen (Bachelor of Science): 3. Semester**
(Po-Vers. 2008 | TechFak | Wirtschaftsingenieurwesen (Bachelor of Science) | Studienrichtung Informations- und Kommunikationssysteme | weiterer Bachelorprüfungen | Ingenieurwissenschaftlicher Bereich | Wahlbereich | Hochschulpraktikum | Laborpraktikum Digitaler ASIC-Entwurf)

[21] **Wirtschaftsingenieurwesen (Bachelor of Science): 3. Semester**
(Po-Vers. 2009 | TechFak | Wirtschaftsingenieurwesen (Bachelor of Science) | Studienrichtung Informations- und Kommunikationssysteme | weiterer Bachelorprüfungen | Ingenieurwissenschaftlicher Bereich | Wahlbereich | Hochschulpraktikum | Laborpraktikum Digitaler ASIC-Entwurf)

[22] **Wirtschaftsingenieurwesen (Bachelor of Science)**
(Po-Vers. 2018w | TechFak | Wirtschaftsingenieurwesen (Bachelor of Science) | Studienrichtung Elektrotechnik (Studienbeginn ab 01.10.2018) | Gesamtkonto | Technische Wahlmodule und Hochschulpraktikum | Hochschulpraktikum Informationstechnik | Laborpraktikum Digitaler ASIC-Entwurf)

[23] **Wirtschaftsingenieurwesen (Master of Science): 2. Semester**
(Po-Vers. 2009 | TechFak | Wirtschaftsingenieurwesen (Master of Science) | Masterstudiengang Wirtschaftsingenieurwesen (bis 30.09.2018) | Gesamtkonto | Ingenieurwissenschaftliche Studienrichtungen | Hochschulpraktikum Studienrichtung Informations- und Kommunikationssysteme | Laborpraktikum Digitaler ASIC-Entwurf)

[24] **Wirtschaftsingenieurwesen (Master of Science)**
(Po-Vers. 2018w | TechFak | Wirtschaftsingenieurwesen (Master of Science) | Masterstudiengang Wirtschaftsingenieurwesen (Studienbeginn ab 01.10.2018) | Gesamtkonto | Studienrichtung Elektrotechnik | Technische Wahlmodule und Hochschulpraktikum | Hochschulpraktikum Studienrichtung Elektrotechnik - Informationstechnik | Laborpraktikum Digitaler ASIC-Entwurf)

---

**Studien-/Prüfungsleistungen:**

Laborpraktikum Digitaler ASIC-Entwurf (Prüfungsnummer: 75001)
Studienleistung, Praktikumsleistung
weitere Erläuterungen:
unbenotet, während des Praktikums je Zweier-Gruppe:

- 4 Zwischenpräsentationen (je 5 Min.)
- 1 Abschlusspräsentation mit Demonstration (10 Min.)

Nachbereitung je Zweier-Gruppe:

- 1 schriftliche Versuchs-Dokumentation (3-5 Seiten)

Praktikumsleistung: Erfüllung der Aufgabenstellung (60%), Präsentation der Ergebnisse (20%), Dokumentation der Ergebnisse (20%)

Erstablegung: WS 2020/2021, 1. Wdh.: keine Angabe
1. Prüfer: Jürgen Frickel

---

**Organisatorisches:**

*Unter Einhaltung der Hygiene- und Abstandsregeln findet das Praktikum in Präsenz statt*
StudOn https://www.studon.fau.de/crs3210074.html