
Modulbezeichnung: Einführung digitaler ASIC Entwurf (EDA)

5 ECTS

Modulverantwortliche/r: Marc Reichenbach

Lehrende: Marc Reichenbach, Dietmar Fey

Startsemester: SS 2013

Dauer: 1 Semester

Präsenzzeit: 60 Std.

Eigenstudium: 90 Std.

Sprache: Deutsch

Lehrveranstaltungen:

Einführung digitaler ASIC Entwurf (SS 2013, Vorlesung, 2 SWS, Marc Reichenbach et al.)
Tafelübungen zu Einführung digitaler ASIC Entwurf (SS 2013, Übung, Marc Reichenbach)

Inhalt:

- Einführung in die Welt der integrierten Schaltkreise
 - Schaltungstechnische Grundlagen
 - Designflow für integrierte Schaltkreise
 - Zeitliche Rahmenbedingungen für die Entwicklung
 - Testbarkeit
 - Low-Power-Design
 - Algorithmen von Entwurfswerkzeugen
 - Verifikation von Schaltungen
-

Verwendbarkeit des Moduls / Einpassung in den Musterstudienplan:

Das Modul ist im Kontext der folgenden Studienfächer/Vertiefungsrichtungen verwendbar:

[1] Informatik (Bachelor of Science)

(Po-Vers. 2009s | Wahlpflichtbereich (5. und 6. Semester) | Wahlpflichtmodule | Vertiefungsmodul Rechnerarchitektur)

[2] Informatik (Bachelor of Science)

(Po-Vers. 2009w | Wahlpflichtbereich (5. und 6. Semester) | Wahlpflichtmodule | Vertiefungsmodul Rechnerarchitektur)

[3] Informatik (Master of Science)

(Po-Vers. 2010 | Wahlpflichtbereich | Säule der systemorientierten Vertiefungsrichtungen | Vertiefungsmodul Rechnerarchitektur)

Studien-/Prüfungsleistungen:

Einführung digitaler ASIC Entwurf (Vorlesung mit Übung)

mehrteilige Prüfung

weitere Erläuterungen:

30-minütige mündliche Prüfung + erfolgreiche Ausführung von Übungsaufgaben (verpflichtend)

Erstablingung: SS 2013, 1. Wdh.: WS 2013/2014

1. Prüfer: Dietmar Fey

Organisatorisches:

Grundlagen der Technischen Informatik

Grundlagen der Rechnerarchitektur und -organisation

Grundlagen der Schaltungstechnik
